

1.0 КРАТКИЙ ОБЗОР УСТРОЙСТВА

The MCP23016 device provides 16-bit, general purpose parallel I/O expansion for I²C bus applications.

This device includes high-current drive capability, low supply current and individual I/O configuration. I/O expanders provide a simple solution when additional I/Os are needed for ACPI, power switches, sensors, push buttons, LEDs and so on.

MCP23016 состоит из 8-битных регистраторов конфигурации перепрограммируемый на для ввода, вывода и выбора полярности. Ведущий системы может конфигурировать выводы как входы или как выходы, записывая биты конфигурации ввода - вывода. Данные для каждого ввода или вывода сохранены в соответствующем входными или регистр вывода. Полярность читаемого регистра может быть инвертирована с регистром инверсии полярности. (См. Секцию 1.7.3, "Входные Регистраторы Полярности"), все регистры могут читаться Ведущий системы.

Вывод прерывания с открытым стоком активизирован, когда любое входное состояние отличается от его соответствующего входного состояния регистра порта. Это используется, чтобы сообщить Ведущему, что входное состояние изменилось. Захват прерывания регистрирует ценность порта захватов в это время. Сброс Включения питания устанавливает регистраторов на их значение по умолчанию, оценивает и инициализирует механизм устройства состояния.

Три ввода (A0 - A2) позволяют адресовать на шине I²C обращаются до восьми устройств MCP23016.

1.1 Описания выводов ТАБЛИЦА 1-1: PINOUT ОПИСАНИЕ

Pin Name	PDIP, SOIC, SSOP Pin No.	QFN Pin No.	I/O/P Type	Buffer Type	Description
CLK	9	6	I	ST	Вход генератора синхронизации
TP	10	7	O	—	Испытательный Ввод (Этот вывод нужно оставить неподключенным)
GP1.0	2	27	I/O	TTL	D0 цифровой ввод - вывод для GP1
GP1.1	3	28	I/O	TTL	D1 цифровой ввод - вывод для GP1
GP1.2	4	1	I/O	TTL	D2 цифровой ввод - вывод для GP1
GP1.3	5	2	I/O	TTL	D3 цифровой ввод - вывод для GP1
GP1.4	7	4	I/O	TTL	D4 цифровой ввод - вывод для GP1
GP1.5	11	8	I/O	ST	D5 цифровой ввод - вывод для GP1
GP1.6	12	9	I/O	ST	D6 цифровой ввод - вывод для GP1
GP1.7	13	10	I/O	ST	D7 цифровой ввод - вывод для GP1
GP0.0	21	18	I/O	TTL	D0 цифровой ввод - вывод для GP0
GP0.1	22	19	I/O	TTL	D1 цифровой ввод - вывод для GP0
GP0.2	23	20	I/O	TTL	D2 цифровой ввод - вывод для GP0
GP0.3	24	21	I/O	TTL	D3 цифровой ввод - вывод для GP0
GP0.4	25	22	I/O	TTL	D4 цифровой ввод - вывод для GP0
GP0.5	26	23	I/O	TTL	D5 цифровой ввод - вывод для GP0
GP0.6	27	24	I/O	TTL	D6 цифровой ввод - вывод для GP0
GP0.7	28	25	I/O	TTL	D7 цифровой ввод - вывод для GP0
SCL	14	11	I	ST	Serial clock input
SDA	15	12	I/O	ST	Serial data I/O
INT	6	3	O	OD	Вывод прерывания
A0	16	13	I	ST	Ввод адреса 1
A1	17	14	I	ST	Ввод адреса 2
A2	18	15	I	ST	Ввод адреса 3
Vss	1, 8, 19	5, 16, 26	P	—	Ground reference for logic and I/O pins
VDD	20	17	P	—	Positive supply for logic and I/O pins

MCP23016

1.2 Сброс Включения питания (POR)

Включение чипа POR схема держит чип в СБРОСЕ, пока VDD не достиг достаточно высокого уровня, чтобы деактивировать POR схему (то есть, СБРОС выпуска). Максимальное время повышения для VDD определено в электрических спецификациях.

Когда устройство начнет нормальную работу (выходит из условия(состояния) СБРОСА), операционные параметры (напряжение, частота, температура) должны быть установлены, чтобы гарантировать надежную работу.

1.3 Таймер Включения питания (PWRT)

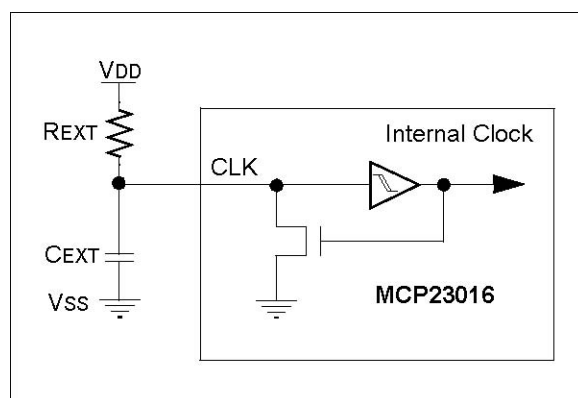
Таймер Включения питания обеспечивает 72 задержки номинала ms на включении питания, держа устройство в СБРОСЕ, позволяя VDD, чтобы подняться к приемлемому уровню.

Задержка времени включения питания изменится от чипа-к-чипу из-за VDD, температуры и обработает изменение(разновидность). См. Таблицу 2-4 для деталей (TPWRT, параметр 3).

1.4 Clock Generator

The MCP23016 uses an external RC circuit to determine the internal clock speed. The user must connect R and C to the MCP23016, as shown in Figure 1-1.

FIGURE 1-1: CLOCK CONFIGURATION



1 МГц (typ). внутренние часы необходимы для устройства, чтобы функционировать должным образом. Внутренние часы могут быть измерены на выводе TP. Рекомендованный REXT и величина CEXT показываются в Таблице 1-2.

Note: Set IARES = 1 to measure the clock output on TP.

TABLE 1-2: RECOMMENDED VALUES

REXT	CEXT
3.9 kΩ	33 pF

1.5 I²C Bus Interface/ Protocol Handler

This block manages the functionality of the I²C bus interface and protocol handling. The MCP23016 supports the following commands:

TABLE 1-3:COMMAND BYTE TO REGISTER RELATIONSHIP

Адрес регистра	Назначение	Значение после включения питания	Описание
0h	Доступ к GP0	00000000	Буфер чтения (данные на выводах)
1h	Доступ к GP1	00000000	
2h	Доступ к OLAT0	00000000	Буфер вывода
3h	Доступ к OLAT1	00000000	
4h	Доступ к IPOLO	00000000	Регистры полярности инвертирования полярности входных данных (1 – режим инвертирование, 0 – нормальный)
5h	Доступ к IPOL1	00000000	
6h	Доступ к IODIR0	11111111	Регистры направления ввода/вывода (1 – режим ввода, 0 – вывод данных)
7h	Доступ к IODIR1	11111111	
8h	Доступ к INTCAP0 (только чтение)	XXXX XXXX	
9h	Доступ к INTCAP1 (только чтение)	XXXX XXXX	
Ah	Доступ к IOCON0	----- 0	
Bh	Доступ к IOCON1	----- 0	

1.6 Декодер Адреса

Последние три LSb адреса на 7 битов определены пользователем (см. Таблицу 1-4). Три вывода аппаратных средств ЭВМ (<A2:A0>) определяют эти биты(частицы).

TABLE 1-4: АДРЕС УСТРОЙСТВА

0	1	0	0	A2	A1	A0
---	---	---	---	----	----	----

1.7 Блок регистров

Блок регистра содержит регистраторов Конфигурации, и Порт регистрируется, как показано Таблица 1-5.

TABLE 1-5: РЕЗЮМЕ РЕГИСТРА

Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR
Регистраторы Порта									
GP0	GP0.7	GP0.6	GP0.5	GP0.4	GP0.3	GP0.2	GP0.1	GP0.0	0000 0000
GP1	GP1.7	GP1.6	GP1.5	GP1.4	GP1.3	GP1.2	GP1.1	GP1.0	0000 0000
OLAT0	OL0.7	OL0.6	OL0.5	OL0.4	OL0.3	OL0.2	OL0.1	OL0.0	0000 0000
OLAT1	OL1.7	OL1.6	OL1.5	OL1.4	OL1.3	OL1.2	OL1.1	OL1.0	0000 0000
Регистраторы Конфигурации									
IPOLO	IGP0.7	IGP0.6	IGP0.5	IGP0.4	IGP0.3	IGP0.2	IGP0.1	IGP0.0	0000 0000
IPOL1	IGP1.7	IGP1.6	IGP1.5	IGP1.4	IGP1.3	IGP1.2	IGP1.1	IGP1.0	0000 0000
IODIR0	IOD0.7	IOD0.6	IOD0.5	IOD0.4	IOD0.3	IOD0.2	IOD0.1	IOD0.0	1111 1111
IODIR1	IOD1.7	IOD1.6	IOD1.5	IOD1.4	IOD1.3	IOD1.2	IOD1.1	IOD1.0	1111 1111
INTCAP0	ICP0.7	ICP0.6	ICP0.5	ICP0.4	ICP0.3	ICP0.2	ICP0.1	ICP0.0	xxxx xxxx
INTCAP1	ICP1.7	ICP1.6	ICP1.5	ICP1.4	ICP1.3	ICP1.2	ICP1.1	ICP1.0	xxxx xxxx
IOCON0	—	—	—	—	—	—	—	IARES	---- --0
IOCON1	—	—	—	—	—	—	—	IARES	---- --0

Легенда: '1' бит установлен, '0', бит очищен, X = неизвестно, - = нереализован.

1.7.1 РЕГИСТРЫ ввода данных

Два регистратора обеспечивают доступ к двум GPIO портам:

GP0 (provides access to data port GP0)

GP1 (provides access to data port GP1)

Чтение из этих регистров возвращает статус на выводах этих портов. Запись в эти регистры изменит регистры буфера вывода (OLAT0, OLAT1) и вывод данных.

REGISTER 1-1: GP0 - ОБЩИЙ РЕГИСТР ПОРТА ввода - вывода порт 0

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GP0.7	GP0.6	GP0.5	GP0.4	GP0.3	GP0.2	GP0.1	GP0.0	
bit 7				bit 0				

REGISTER 1-2: GP1 - ОБЩИЙ РЕГИСТР ПОРТА ввода - вывода порт 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GP1.7	GP1.6	GP1.5	GP1.4	GP1.3	GP1.2	GP1.1	GP1.0	
bit 7				bit 0				

bit 7-0GP1.0:GP1.7: Reflects the logic level on the pins. 1 = Logic '1' 0 = Logic '0'

1.7.2 Регистры БУФЕРА ВЫВОДА

Два регистра обеспечивают доступ к двум фиксаторам выходного сигнала входа:

OLAT0 (provides access to the output latch for port GP0)

OLAT1 (provides access to the output latch for port GP1)

Чтение из этих регистров дает информацию о состоянии фиксатора, который управляет выходным сигналом, а не фактическим состоянием на выводах порта. Запись в эти регистры обновляет выходной фиксатор, который управляет выходным сигналом.

REGISTER 1-3: OLAT0 - OUTPUT LATCH REGISTER 0

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
OL0.7	OL0.6	OL0.5	OL0.4	OL0.3	OL0.2	OL0.1	OL0.0
bit 7				bit 0			

bit 7-0OL0.0:00.7: Reflects the logic level on the output latch. 1 = Logic '1' 0 = Logic '0'

РЕГИСТР 1-4: OLAT1 - РЕГИСТР БУФЕРА ВЫВОДА 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
OL1.7	OL1.6	OL1.5	OL1.4	OL1.3	OL1.2	OL1.1	OL1.0
bit 7				bit 0			

bit 7-0OL1.0:01.7: Reflects the logic level on the output latch. 1 = Logic '1' 0 = Logic '0'

1.7.3 Регистры инвертирования полярности входного сигнала порта

Эти регистраторы позволяют пользователю формировать полярность входных данных порта (GP0 и GP1). Если бит в этом регистре установлен, соответствующий входной порт (GPn) полярность бита данных будет инвертирована.

IPOL0 (controls the polarity of GP0)

IPOL1 (controls the polarity of GP1)

REGISTER 1-5: IPOL0 - INPUT POLARITY PORT REGISTER 0

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
OL0.7	OL0.6	OL0.5	OL0.4	OL0.3	OL0.2	OL0.1	OL0.0
bit 7				bit 0			

REGISTER 1-6: IPOL1 - INPUT POLARITY PORT REGISTER 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
OL1.7	OL1.6	OL1.5	OL1.4	OL1.3	OL1.2	OL1.1	OL1.0
bit 7				bit 0			

1.7.4 РЕГИСТРАТОРЫ НАПРАВЛЕНИЯ ввода - вывода

Two registers control the direction of data I/O:

IODIR0 (controls GP0)
IODIR1 (controls GP1)

Когда бит в этих регистраторах установлен, соответствующий вывод становится входом; иначе, он становится выходом. При Сбросе Включения питания, порты устройства формируются как входы.

REGISTER 1-7: IODIR0 - I/O DIRECTION REGISTER 0

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
IOD0.7	IOD0.6	IOD0.5	IOD0.4	IOD0.3	IOD0.2	IOD0.1	IOD0.0
bit 7				bit 0			

REGISTER 1-7: IODIR0 - I/O DIRECTION REGISTER 1

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
IOD1.7	IOD1.6	IOD1.5	IOD1.4	IOD1.3	IOD1.2	IOD1.1	IOD1.0
bit 7				bit 0			

bit 7-0IOD1.0:IOD1.7: Controls the direction of data I/O 1 = Input 0 = Output

1.7.5 РЕГИСТРЫ ЗАХВАТА ПРЕРЫВАНИЯ

Два регистратора содержат значение порта, который произвел прерывание:

INTCAP0 содержит значение GP0 во время изменения GP0 которое вызвало прерывание
INTCAP1 содержит значение GP0 во время изменения G1 которое вызвало прерывание

Эти регистры 'только читаются', (запись в регистры игнорируются).

REGISTER 1-9: INTCAP0 - INTERRUPT CAPTURED VALUE FOR PORT REGISTER 0

R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
ICP0.7	ICP0.6	ICP0.5	ICP0.4	ICP0.3	ICP0.2	ICP0.1	ICP0.0
bit 7				bit 0			

R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
ICP1.7	ICP1.6	ICP1.5	ICP1.4	ICP1.3	ICP1.2	ICP1.1	ICP1.0
bit 7				bit 0			

bit 7-0ICP1.0:ICP1.7: Reflects the logic level on the GP1 pins at the time of interrupt due to pin change 1 = Logic '1' 0 = Logic '0'

Legend:R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'

- n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

1.7.6 РЕГИСТР КОНТРОЛЯ РАСШИРИТЕЛЯ I/O

- IOCON0 controls the functionality of the MCP23016.

IARES (Решение Деятельности Прерывания) бит управляет частотой осуществления выборки выводов порта GP. Чем выше частота осуществления выборки, тем выше требования к потоку обработки прерываний. Если этот бит - '0' (значение по умолчанию), максимальное время, чтобы обнаружить активность на выводах порта необходимо изменение уровня длительностью - 32 (максимальные) ms, которые кончаются более низким резервным потоком. Если этот бит - '1', максимальное время, чтобы обнаружить деятельность по порту - 200 μ sec. (максимальный), и результаты в более высоком резервном потоке.

REGISTER 1-11: IOCON0 - I/O EXPANDER CONTROL REGISTER

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R/W-0
—	—	—	—	—	—	—	IARES
bit 7							bit 0

IOCON1 is a shadow register for IOCON0. Access to IOCON1 results in access to IOCON0.

MCP23016

1.8 Serializer/Deserializer

The Serializer/Deserializer block converts and transfers data between the I²C bus and GPIO.

1.9 Логика Прерывания

MCP23016 сообщает, что прерывание вызвано (INT – «0»), когда один из портов зафиксировал изменение состояний. Только те выводы, которые формируются как ввод, могут вызвать прерывание. Выводы, сформированные на вывод, не могут формировать прерывание. Прерывание останется активным до чтения из порта (GPn), на котором это прерывание произошло, или из регистра INTCAPn на котором оно зафиксировано.

Если ввод возвращается к его предыдущему состоянию перед действием чтения, это сбросит прерывание, а выход INT будет переведен в третье состояние.

Каждый 8-битный порт читается отдельно, таким образом, читая GP0 или INTCAP0, не будет очищать прерывание, вызванное портом GP1 или INTCAP1, и наоборот.

Входная деятельность изменения по каждому порту произведет прерывание, и значение специфического порта будет захвачено и скопировано в INTCAP0/INTCAP1. Регистраторы INTCAPn обновляются, только когда происходит прерывание на INT. Эти значения останутся неизменными, пока пользователь не сбросит прерывание, чтением порта или регистра INTCAPn.

Если значения на входе порта изменяются назад к нормальному состоянию перед операцией чтения пользователем, вывод INT будет сброшен. Однако, INTCAP0/INTCAP1 будет все еще содержать значение порта в момент изменении прерывания. Если порт фиксирует новое прерывание, это приведет к тому, что новое значение будет захвачено и записано в регистр INTCAPn.

Первое прерывание на случае изменения после СБРОСА прерывания кончится случаем захвата. Любой дальнейший случай изменения, который происходит перед прерыванием, сброшен, не будет кончатся случаем захвата.

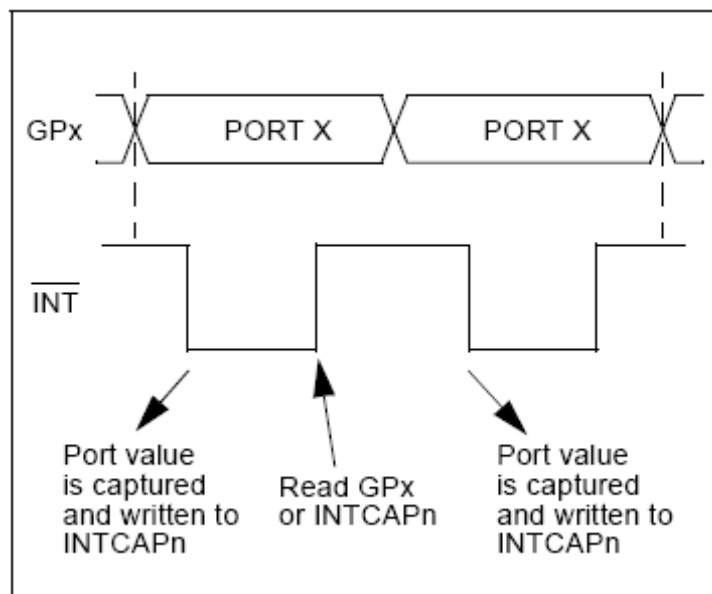
1.9.1 ОБНАРУЖЕНИЕ СОБЫТИЯ ПРЕРЫВАНИЯ

IARES бит управляет временем необходимым для обнаружения прерывание на события.

Если этот бит - '0' (значение по умолчанию), установлено максимальное время чтобы обнаруживать изменение события, в этом случае для обработки прерывания требуется меньшая скорость.

Если этот бит - '1', установлено минимальное время для фиксирования изменения на выводах порта. Для обработки прерывания необходимо большая скорость управляющего устройства.

FIGURE 1-2: ЧТЕНИЕ PORTX ПОСЛЕ СОБЫТИЯ ПРЕРЫВАНИЯ



1.9.2 WRITING THE REGISTERS FIGURE 1-3: WRITE TO CONFIGURATION

ЧТЕНИЕ И ЗАПИСЬ ДОЛЖНА ВЫПОЛНЯТЬСЯ В ПАРЫ РЕГИСТРОВ

Запись в регистры MCP23016, устройством управления должно следовать за требованиями, как иллюстрировано в рисунке 1-3. Сначала, устройство выбирается, посылая адрес MCP23016 и установка бита R/W в '0'.

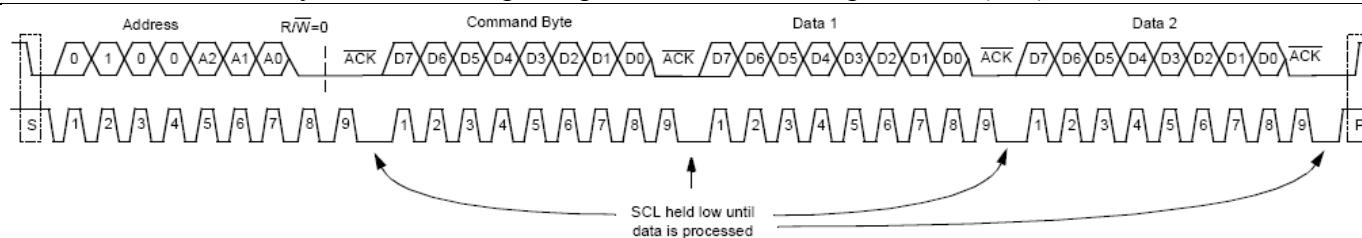
Байт команды идет после адреса и определяет какой регистр будет обращение для записи. В таблица 1-3 показаны байта команды для регистра обращения.

MCP23016 имеет двенадцать 8-битных регистраторов. Они сформированы в пары, чтобы использовать шесть 16 битных регистров. Эти пары сформированы по их функциям например: GP0 и GP1.

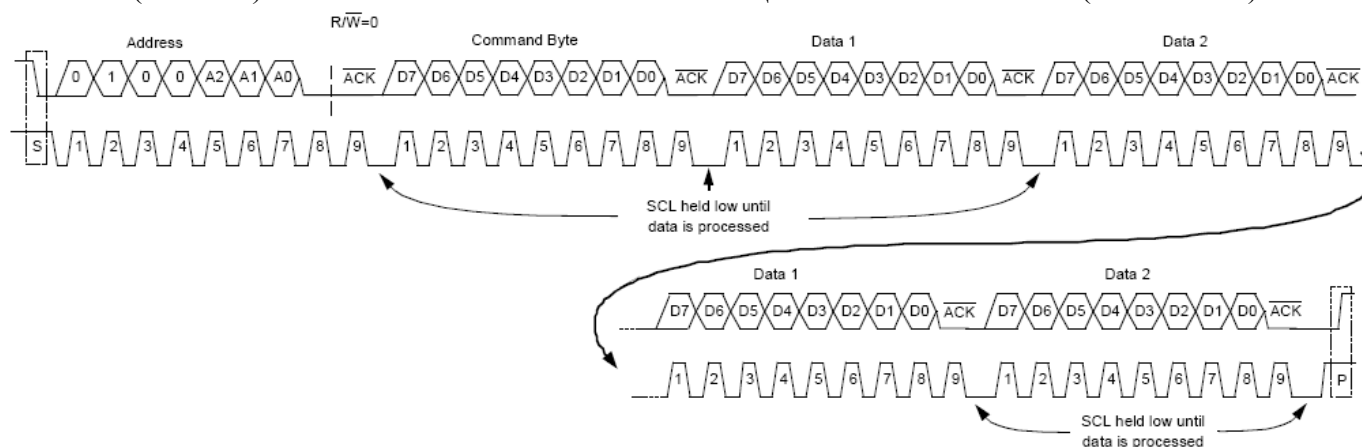
По команде управляющего устройства, обращение выполняется к паре регистров, чтобы обеспечить более быстрый доступ. Первый байт данных после байта команды будет записан в регистр указанный байте команды, в то время как вторые данные записаны в другой регистр в той же самой паре. Для примера, если первый байт посылают OLAT1 (команда байт 03-ый), следующий байт данных будет написан во второй регистр той пары, OLAT0. Если первый байт написан к OLAT0 (командуют байтом 02-ый), тогда второй байт будет написан OLAT1.

Нет никакого ограничения на число байтов данных в одной передаче записи. Фигура(Число) 1-4 показывает случай многократный байт пишет в одном действии записи. В этом случае, будет выполнена многократная запись, в регистры той же самой паре данных.

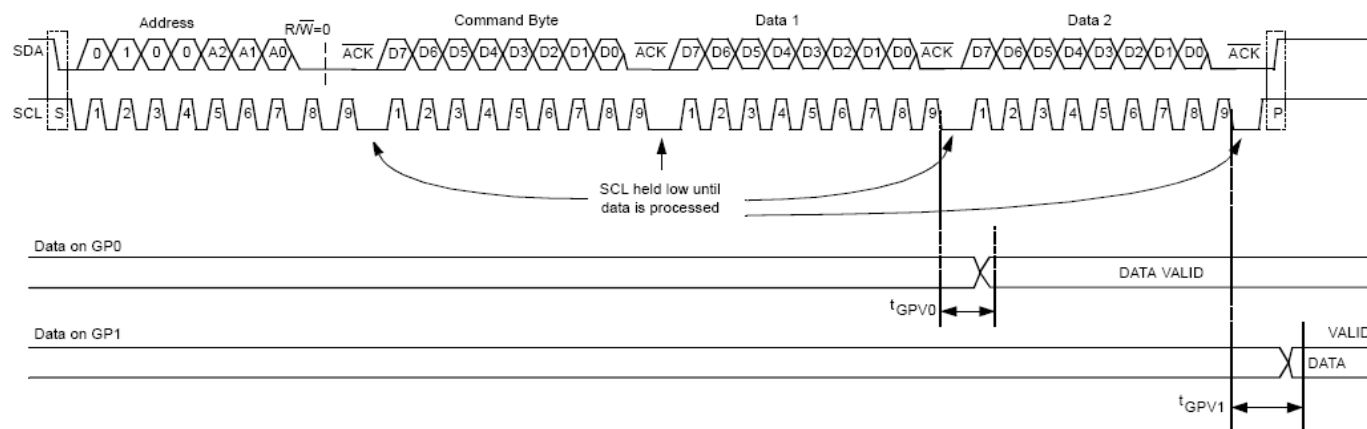
REGISTERS (CASE 1)



ФИГУРА(ЧИСЛО) 1-4: ЗАПИШИТЕ К КОНФИГУРАЦИИ РЕГИСТРАТОРЫ (СЛУЧАЙ 2)



ЗАПИШИТЕ, ЧТОБЫ ВЫВЕСТИ ПОРТЫ



1.9.3 ЧТЕНИЕ РЕГИСТРОВ

Чтобы читать регистры MCP23016, Ведущий должен следовать требованиям, показанные на рисунке 1-6. Сначала, устройство выбирается, посылая адрес MCP23016 и установкой R/W бита в '0'. Байт команды, посланный после этого, определяется как адрес регистра, к которому будет выполнено чтение. Далее выполняется условие рестарта, и адрес устройства посылают снова с R/W разрядом, установленным в '1'. Далее Ведущий переключается на чтение и выполняет чтение данных из пары регистров определенных командой.

Логика для выбора регистров та же самая как это объяснено в способе Записи (Секция 1.9.2, "Запись регистров").

Срез девятого импульса синхронизации начинает действие чтения регистра. SCL шина будет удерживаться MCP23016 на низком уровне пока данные читаются от регистра и преобразуются блоком передачи данных, как только данные будут преобразованы для передачи шина будет отпущена, что сообщит главному устройству о начале передачи данных.

Рис 1,6

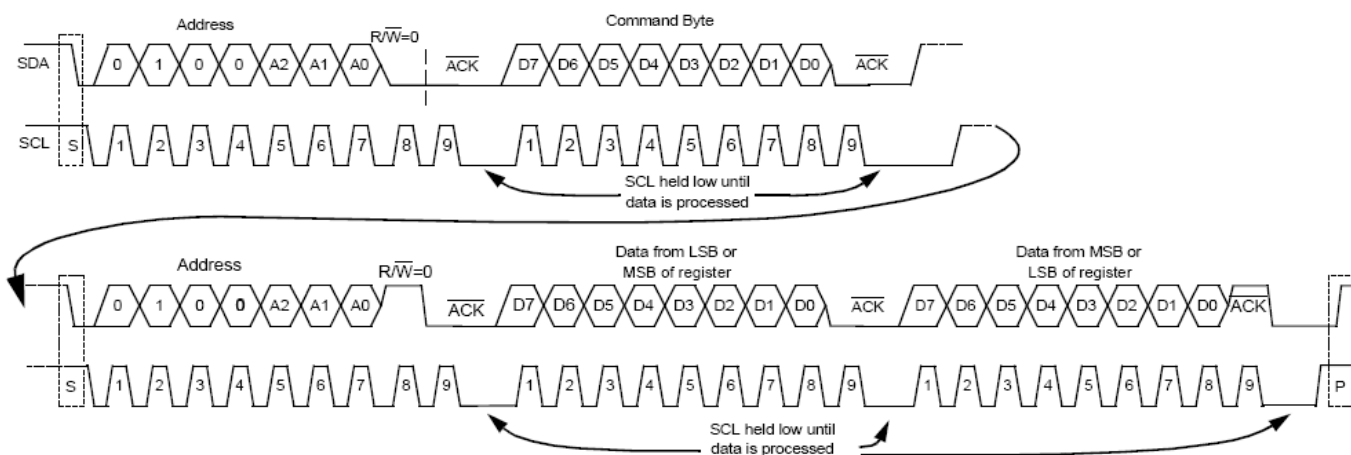
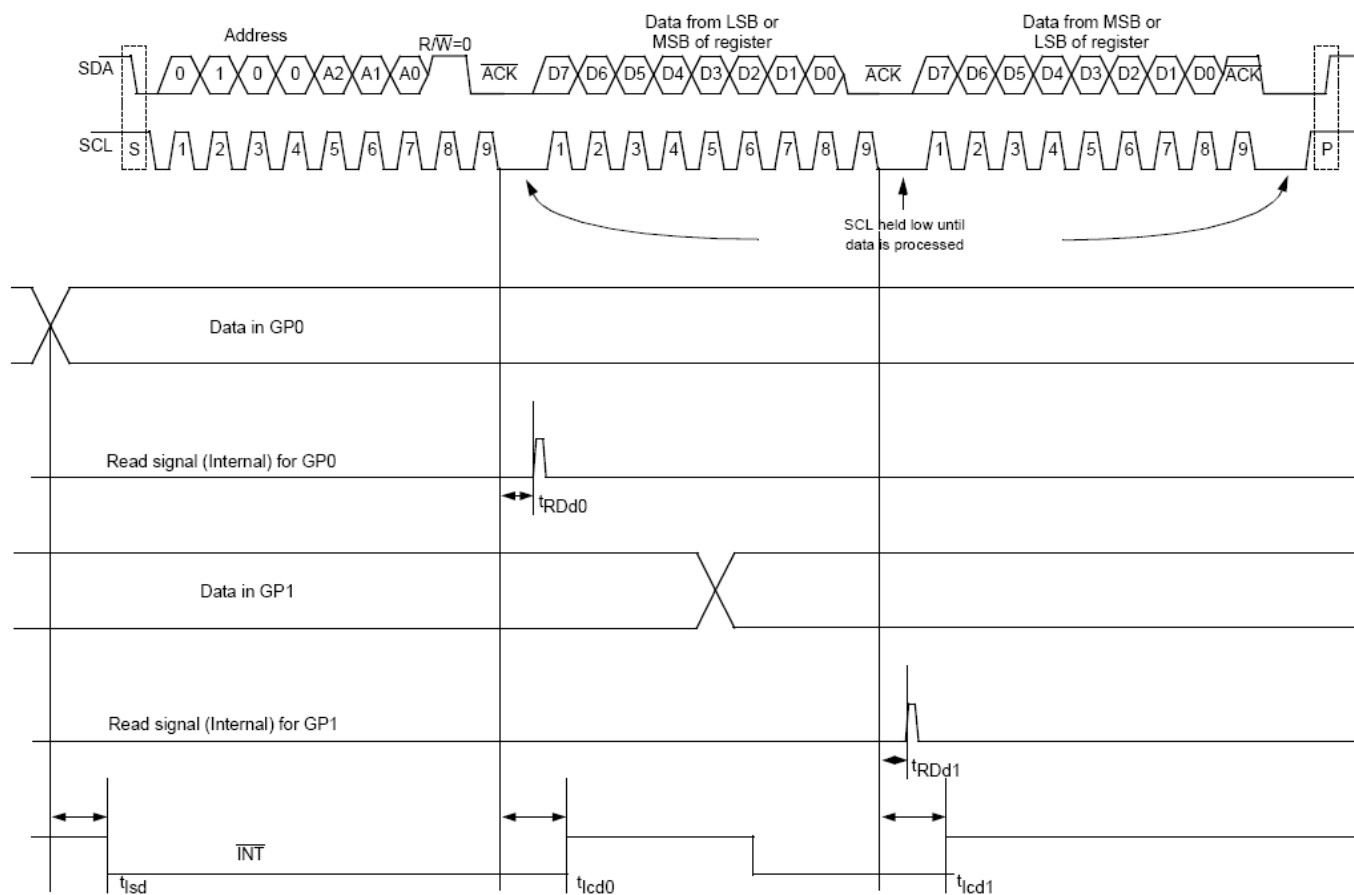
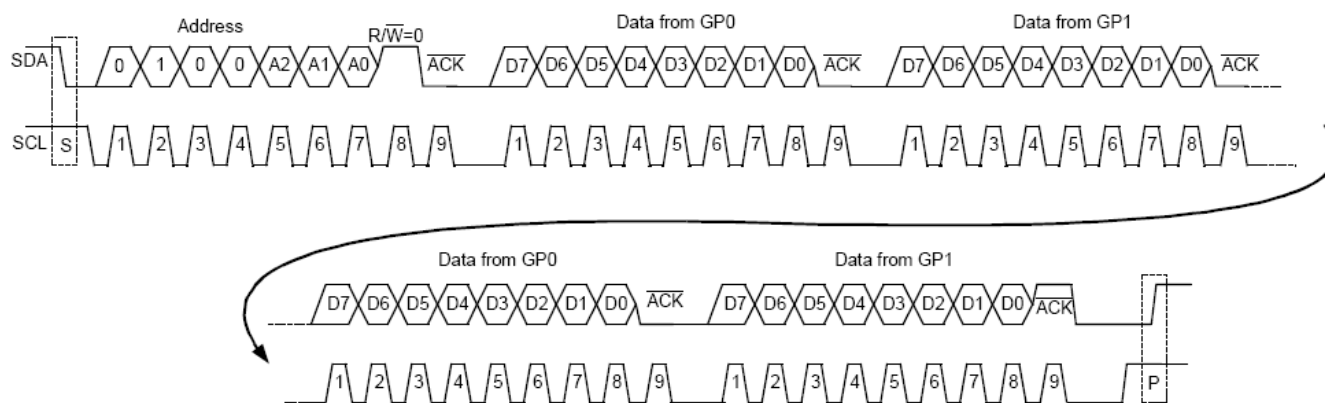


Рис1,7



Note: It is assumed that command byte is already set to '00'.

Рис 1,8



Note: It is assumed that command byte is already set to 00.